

# LVDS测试介绍，LVDS眼图测试，LVDS时钟测试

产品名称	LVDS测试介绍，LVDS眼图测试，LVDS时钟测试
公司名称	北京淼森波信息技术有限公司
价格	.00/个
规格参数	
公司地址	北京市海淀区永泰庄北路1号天地邻枫2号楼A座B101
联系电话	18601085302 18601085302

## 产品详情

欢迎来到北京淼森波信息技术有限公司

### LVDS介绍

#### 一、LVDS组成

LVDS 信号传输一般由三部分组成：差分信号发送器，差分信号互联器，差分信号接收器。  
差分信号发送器：将非平衡传输的TTL信号转换成平衡传输的LVDS信号。

差分信号接收器：将平衡传输的LVDS信号转换成非平衡传输的TTL信号。

差分信号互联器：包括联接线（电缆或者PCB走线），终端匹配电阻。按照IEEE规定，电阻为100欧。我们通常选择为100，120欧。

二、LVDS信号电平特性（电流驱动--电压接收--共模电压由0-2.4v直流偏置，典型为1.2v--差模电压：350mv由驱动电流提供-）

LVDS

物理接口使用1.2V

偏置电压作为基准（共模直流电压），提供大约350mV  
摆幅（差模电压）。

LVDS 驱动器由一个驱动差分线对的电流源组成（通常电流为3.5mA），

LVD S

接收器具有很高的输入阻抗，因此驱动器输出的电流大部分都流过100Ω的匹配电阻，并在接收器的输入端产生大约350mV 的电压。

电流源为恒流特性，终端电阻在100Ω至120Ω之间，则电压摆动幅度为： $3.5\text{mA} * 100 = 350\text{mV}$ ； $3.5\text{mA} * 120 = 420\text{mV}$ 。

由逻辑“0”电平变化到逻辑“1”电平是需要时间的。由于LVDS信号物理电平变化在0.85V至1.55V之间，其由逻辑“0”电平到逻辑“1”电平变化的时间比TTL电平要快得多，所以LVDS更适合用来传输高速变化信号。其低压特点，功耗也低

### 三、抗干扰性：

0-1电平表示：当输出V+=350mA电流，V-=0mA电流--那么输出的为高电平（在接收端的匹配电阻转换为电压值350mv），反之为低电平

摆幅VOD=共模差值350MV

在实际线路传输中，

V+总电流=A(交流350MA)+D(直流1.2V/100=12MA)-----当然了，最主要的还是差模电压的交流信号

V-总电流=A(交流 0MA)+D(直流1.2V/100=12MA)-----当然了，最主要的还是差模电压的交流信号

差值--（在100欧姆上的电压）= $[(350+12) - (0+12)] * 100 = 0.35 * 100 = 0.35\text{v} = 350\text{mv}$

线路存在干扰，并且同时出现在差分线对上，

V+总电流=A(交流350MA)+D(直流1.2V/100=12MA)

+G(干扰8ma)-----当然了，最主要的还是差模电压的交流信号

V-总电流=A(交流 0MA)+D(直流1.2V/100=12MA ) +G(干扰8ma)-----当然了，最主要的还是差模电压的交流信号

差值--（在100欧姆上的电压）= $[(350+12+8) - (0+12+8)] * 100 = 0.35 * 100 = 0.35v = 350mv$ （由于干扰是加在差分线上的所以相等抵消了）噪声被抑止掉。上述可以形象理解差分方式抑止噪声的能力。在实际芯片中，是在噪声容限内，采用“比较”及“量化”来处理的。LVDS接收器可以承受至少 $\pm 1V$ 的驱动器与接收器之间的地的电压变化。由于LVDS驱动器典型的偏置电压为+1.2V，地的电压变化、驱动器偏置电压以及轻度耦合到的噪声之和，在接收器的输入端相对于接收器的地是共模电压。这个共模范围是： $+0.2V \sim +2.2V$ 。建议接收器的输入电压范围为： $0V \sim +2.4V$ 四、耦合方式---AC(交流)--DC(直流)

直流耦合方式：---耦合电容---匹配电阻--

由于在接收器的输入端相对于接收器的地是共模电压。这个共模范围是： $+0.2V \sim +2.2V$

即：直流偏置电压要求不高： $+0.2V \sim +2.2V$ 都可以---

所以--可以直接使用源端的直流偏置电压--即无论是高速低速--板间、板内-最好都使用直流耦合方式

但是当---干扰很大的板间---直流偏置不在范围内的则采用交流耦合

交流耦合方式：---耦合电容---匹配电阻--偏置电压

（要加直流偏置电压-- $V_{BIAS}$ ,若芯片内部不提供直流偏置的话要在外面接成这个样子，而不能只是简单的匹配电阻了）

优点：

1、接收器的输入波形将以偏置电压 $V_{BIAS}$ 为中心--这使得接收器件能在器件的最佳点工作---从而能减少抖动和改善性能

2、由于CML和LVPECL并非工业标准。因此对器件的阈值并不硬性规定。假设驱动器和接收器有可能来自不同的厂商，则交流耦合能xi

消除不同厂商的产品之间存在的任何阈值差异造成的影响

3、交流耦合能消除驱动器和接收器之间的任何直流偏置--因此，对于各种技术之间的转换非常有效

4、可以防止连个板卡或两个系统之间出现电位差

应用：总之----交流耦合一般出现在采样信号速率高和CML与LVPECL器件的应用情形中。

如果需要做LVDS的一致性测试、眼图测试、故障分析与诊断，请联系我们咨询报价！