

书2 基于DSP+FPGA的6U结构CL智能图像处理平台96

产品名称	书2 基于DSP+FPGA的6U结构CL智能图像处理平台96
公司名称	北京太速科技有限公司
价格	888888.00/普通
规格参数	
公司地址	北京市朝阳区北辰东路8号汇园公寓K座1003室
联系电话	86-1084988569 15010967880

产品详情

基于TI DSP TMS320C6455和Altera FPGA EP2S60F1020的6U结构 Camera Link智能图像处理平台

1、板卡概述 本板卡由我公司自主研发，基于CPCI架构，符合PICMG2.0 D3.0标准。板卡采用DSP + FPGA的结构，DSP使用TMS320C6455芯片，FPGA采用ALTERA的高端FPGA芯片Stratix II EP2S系列EP2S60，板卡使用FPGA用于获取双通道数据采集,实现1路的Base CameraLink输入，一路Base CameraLink输出，2路Rs232，1路USB2.0,一路千兆以太网。

FPGA控制高速SDRAM数据存取，并与DSP之间构建64-bit高速同步数据总线接口；一片TI 1GHz C6455 DSP除了内核处理性能之外，还外接了512MB的 DDR-II高速存储器提供程序运行时所需的动态存储空间，同时还提供1000Mbps高速以太网接口与外部网络进行数据通信。2、技术参数 一、 DSP芯片部分 1. DSP时钟主频1GHz，支持1.2GHz。 2. 内存总线独立，板载2片DDR-II 512MB，型号MT47H128M8HQ。

3. PCI接口支持Master和Slave，32bit/33MHz或者32bit/66MHz。 4. DSP与FPGA采用EMIF连接，EMIF支持16bit、32bit、64bit宽度，速度100MHz。 6. 支持千兆高速网络接口，采用BroadCom芯片 BCM5461S，GMII接口连接。 7. 4 MB Flash-ROM，型号S29GL128P10TACR1。 二、FPGA芯片部分 FPGA采用ALTERA高端Stratix II系列芯片，型号为：EP2S系列EP2S60-F1020C5，具有逻辑单元60,440，RAM总数318024Kb，DSP blocks 36个，18-bit × 18-bit乘法器144个，PLL 12个，最大使用IO数718个。 1. 外接两片64MB SDRAM，型号MT48LC16M16A2BG。 2.

一路标准的PAL制式模拟视频输入接口（AD）；采用芯片SAA7113，标准SMA接口。 3. 一路标准的PAL制式模拟视频输出接口（DA）；采用芯片SAA7121，标准SMA接口。 4. 一路数字视频输入接口（camera-link 28bit），采用3M公司芯片DS90CR288A，MDR26连接器。 5. 一路数字视频输出接口（camera-link 28bit），使用3M公司芯片DS90CR287，MDR26连接器。 6. 两路串口通讯（RS422），一路从FPGA输出，采用RJ45连接器，一路从ARM输出，采用RJ45连接器。RS422转换芯片使用MAX3160。控制器芯片tl16c754c集成在FPGA中。 3、软件功能 1. 支持PCI驱动，Window Driver，支持板卡 master EDMA 中断操作。

2. 支持千兆网络传输，移植LWIP协议栈，支持ping，TCP、UDP、IP传输协议。 3. 支持Flash、PCI Boot引导方式。 4. 支持RapidIO X1 X4 EDMA 中断 数据传输。 5. FPGA 完整的DDR2控制、USB、RS232、1pps GPS 数据收发传输。