

DDR2\DDR3\DDR4一致性测试\ \ Interposer 测试

产品名称	DDR2\DDR3\DDR4一致性测试\ \ Interposer 测试
公司名称	北京森森波信息技术有限公司
价格	.00/个
规格参数	
公司地址	北京市海淀区永泰庄北路1号天地邻枫2号楼A座B101
联系电话	18601085302 18601085302

产品详情

14.内存的自动自刷新 ASR (Automatic Self-Refresh)

为了保证所保存的数据不丢失，DRAMASR必须定时进行刷新。为了节省电力，DDR3采用了一种新型的自动自刷新设计（ASR，Automatic Self-Refresh）。当开始ASR之后，将通过一个内置于DRAM芯片的温度传感器来控制刷新的频率，因为刷新频率高的话，耗电就大，温度也随之升高。而温度传感器则在保证数据不丢失的情况下，尽量减少刷新频率，降低工作温度。不过DDR3的ASR是可选设计，并不见得市场上的DDR3内存都支持这一功能，因此还有一个附加的功能就是自刷新温度范围（SRT，Self-Refresh Temperature）。通过模式寄存器，可以选择两个温度范围，一个是普通的温度范围（例如0 至85 ），另一个是扩展温度范围，比如到95 。对于DRAM内部设定的这两种温度范围，DRAM将以恒定的频率和电流进行刷新操作。

15. 局部自刷新 RASR (Partial Array Self-Refresh)

局部自刷新（RASR，Partial Array Self-Refresh）这是DDR3的一个可选项，通过这一功能，DDR3内存芯片可以只刷新部分逻辑Bank，而不是全部刷新，从而限度的减少因自刷新产生的电力消耗。这一点与移动型内存（Mobile DRAM）的设计很相似

16.延迟锁定回路（DLL）

DDR SDRAM 对时钟的精确性有着很高的要求，而 DDR SDRAM 有两个时钟，一个是外部的总线时钟，一个是内部的工作时钟，在理论上 DDR SDRAM 这两个时钟应该是同步的，但由于种种原因，如温度、电压波动而产生延迟使两者很难同步，更何况时钟频率本身也有不稳定的情况（SDRAM 也有内部时钟，不过因为它的工作/传输频率较低，所以内外同步问题并不突出）。

DDR SDRAM 的 tAC 就是因为内部时钟与外部时钟有偏差而引起的，它很可能造成因数据不同步而产生错误的恶果。实际上，不同步就是一种正/负延迟，如果延迟不可避免，那么若是设定一个延迟值，如一个时钟周期，那么内外时钟的上升与下降沿还是同步的。鉴于外部时钟周期也不会统一，所以需要根据外部时钟动态修正内部时钟的延迟来实现与外部时钟的同步，这就是 DLL 的任务。

DLL 不同于主板上的

PLL，它不涉及频率与电压转换，而是生成一个延迟量给内部时钟。目前 DLL 有两种实现方法，一个是时钟频率测量法（CFM，Clock Frequency Measurement），一个是时钟比较法（CC，Clock Comparator）。

CFM 是测量外部时钟的频率周期，然后以此周期为延迟值控制内部时钟，这样内外时钟正好就相差了一个时钟周期，从而实现同步。DLL 就这样反复测量反复控制延迟值，使内部时钟与外部时钟保持同步。CC 的方法则是比较内外部时钟的长短，如果内部时钟周期短了，就将所少的延迟加到下一个内部时钟周期里，然后再与外部时钟做比较，若是内部时钟周期长了，就将多出的延迟从下一个内部时钟中刨除，如此往复，终使内外时钟同步。

支持如下硬件测试项目：

以太网一致性测试、USB2.0测试、USB3.0测试、MIPI测试、HDMI测试、眼图测试

抖动测试、纹波测试、时序测试、DDR测试、CAN/LAN测试、I2C测试和SPI测试

安规测试、噪声测试、S参数测试、WIFI测试、阻抗测试、静电放电测试

电路板测试服务

SI信号完整性测试，主要内容是电源上电时序、复位、时钟、I2C、SPI、Flash、DDR、JTAG接口、CP LD接口测试、URAT测试、网口测试、USB2.0/USB3.0测试、MIPI测试、HDMI测试、及板卡上其它芯片接口的信号测试。

PI电源完整性测试，主要内容是电源的电压值（精度）、电源噪声/纹波、电压上下波形、测量缓启动电路参数、电源电流和冲击电流、电源告警信号、冗余电源的均流参数。

接口一致性测试，主要有以太网、USB2.0、USB3.0、MIPI、HDMI、SATA、Display Port、PCIE。