

如何优化PCB设计提高电路板可靠性？

产品名称	如何优化PCB设计提高电路板可靠性？
公司名称	深圳讯科标准技术服务有限公司
价格	.00/个
规格参数	
公司地址	深圳市宝安区航城街道九围社区洲石路723号强荣东工业区E2栋二楼
联系电话	0755-23312011 18002557723

产品详情

目前，PCB板仍被用作电子器件和系统的主要组装方法。实践证明，即使电路原理图设计正确，PCB设计不当，也会对电子器件的可靠性造成不利影响。例如，如果PCB板上的两条细平行线靠近在一起，则信号波形的延迟将导致传输线末端的反射噪声。因此，在设计PCB板时应注意正确的方法。

一、地线设计

在电子器件中，接地是控制干扰的重要方法。如果正确使用接地和屏蔽，则可以解决大多数干扰问题。在电子器件中，接地线的结构大致是系统的，包括外壳接地（屏蔽接地），数字接地（逻辑接地）和模拟接地等。

在接地线PCB设计中应注意以下几点：

1. 正确选择单点接地和多点接地

在低频电路中，信号的工作频率小于1MHz，其对器件之间的布线和电感影响很小，而接地电路形成的环流对干扰影响很大，因此应进行单点接地被采用。当信号的工作频率大于10MHz时，地线阻抗会变得很大，此时，应尽可能降低地线阻抗，并采用近的多点接地。当工作频率为110MHz时，如果采用单点接地，则其接地线长度应不超过波长的1/20。否则，应采用多点接地方式。

2. 将数字电路与模拟电路分开

电路板上既有高速逻辑电路又有线性电路，因此应尽可能地分开，并且两者的地线不应混合，并分别与电源端的地线相连。线性电路的接地面积应尽可能增加。

3. 使接地线尽可能粗

如果接地线很细，则接地电位会随电流的变化而变化，这将使电子器件的定时信号电平不稳定，抗噪性能也会变差。因此，接地线应做得尽可能粗，以便它可以流经位于PCB板上的三个允许电流。如果可能

，接地线的宽度应大于3mm。

4.接地线应形成闭合回路

在设计仅由数字电路组成的PCB板（PCB）接地系统时，可以将接地线制成闭环电路，从而明显提高抗噪能力。这是因为PCB板上有许多集成电路组件，特别是在有更多组件的情况下，由于接地线厚度的限制而导致功耗，会在结上产生较大的电势差，从而产生抗噪声能力。降落时，如果将接地结构插入环路中，将会减小电位差值，提高电子器件抗噪声能力。

二、电磁兼容性设计

电磁兼容性是指电子器件在各种电磁环境中和谐有效地工作的能力。电磁兼容设计的目的是使电子器件不仅可以抑制各种外来干扰，使电子器件可以在特定的电磁环境中正常工作，而且可以减少电子器件本身对其他电子器件的电磁干扰。。

1， 选择合理的线宽

由于由印刷线路上的瞬态电流引起的冲击干扰主要是由印刷线路的电感成分引起的，因此应使印刷线路的电感量小。印刷导线的电感量与长度成正比，与宽度成反比，因此，短而细的导线有利于抑制干扰。时钟导线，线路驱动器或总线驱动器的信号线通常会承载较大的瞬态电流，并且印刷导线应尽可能短。对于分立元件电路，当印刷导线的宽度约为1.5mm时，可以完全满足要求。对于集成电路，可以在0.2至1.0毫米之间选择印刷线宽。

2.采取正确的接线策略

使用均等的布线可以降低导线的电感，但是导线之间的互感和分布电容会增加，如果布局允许，使用并眼网状布线结构，具体方法是将PCB板横向布线时，在纵向布线的另一侧，然后在与金属化孔相连的十字孔中。

为了抑制PCB导体之间的串扰，在布线PCB设计中应尽可能避免长距离相等的布线，应尽可能拉开导线之间的距离，并且信号线不应与接地线和导线交叉。电源线尽可能。通过在一些对干扰非常敏感的信号线之间放置一条印刷线，可以有效地抑制串扰。

为了避免高频信号穿过印刷导体而引起的电磁辐射，在对PCB板进行布线时应注意以下几点：

- * 尽量减少印刷导线的不连续性，例如导线宽度不应改变，导线角应大于90度，以防止出现环形线。
- * 时钟信号线有可能产生电磁辐射干扰。铺设导线时，导线应靠近接地电路，驱动器应靠近连接器。
- * 总线驱动程序应在其要驱动的总线旁边。对于离开PCB的引线，驱动器应在连接器旁边。
- * 数据总线的接线应夹在每两条信号线之间。将接地回路放在不重要的地址引线旁边，因为后者经常承载高频电流。

3.抑制反射干扰

为了抑制印刷线路末端的反射干扰，除了特殊需要外，应尽可能缩短印刷线路的长度，并使用慢速电路。如有必要，可以添加端子匹配，即，可以在传输线的末端将地线和电源添加具有相同电阻值的匹配电阻。根据经验，对于TTL高速电路，当印刷线长于10cm时，应采用端子匹配。匹配电阻的电阻值应根据IC的输出驱动电流和吸收电流确定。

三、去耦电容配置

在直流电源电路中，负载的变化会引起电源噪声。例如，在数字电路中，当电路从一种状态变为另一种状态时，电力线上会产生大的峰值电流，从而产生瞬态噪声电压。去耦电容器可以配置为抑制由于负载变化引起的噪声，这是PCB板可靠性PCB设计中的一种常见做法。配置原则如下：

* 电源输入端已连接至10100uF的电解电容器。如果PCB板的位置允许，大于100uF的电解电容器的抗干扰效果会更好。

* 每个IC芯片配置一个0.01uF的陶瓷电容器。如果PCB板的空间很小，可以每410个芯片配置一个110uf的钽电解电容器，这种特别小的高频阻抗的器件在500KHZ20MHZ范围内的阻抗小于1，并且漏电电流非常小（低于0.5 uA）。

* 对于噪声能力弱，关机时电流变化较大的器件以及ROM和RAM等存储器件，应在芯片的电源线（Vcc）和地线（GND）之间直接连接去耦电容器。

* 去耦电容器的引线不能太长，尤其是高频旁路电容器不能带引线。

四、PCB板尺寸和器件配置

PCB板尺寸应适中，当印刷线长时太大，阻抗增加，不仅抗噪声能力下降，成本高；太小，则散热不好，同时容易受到相邻线路的干扰。

就器件布局而言，与其他逻辑电路一样，彼此相关的器件应放置得尽可能靠近，以获得更好的抗噪声效果。时间发生器，晶体振荡器和CPU的时钟输入端子容易产生噪声，并且应彼此靠近。重要的是，噪声产生器件，低电流电路，高电流电路等应尽可能远离逻辑电路，并在可能的情况下制作单独的电路板。

五、散热设计

从散热的角度出发，垂直安装印版，印版之间的距离一般不应小于2cm，印版上的器件布置应遵循以下规则：

* 对于具有自由对流风冷的器件，将集成电路（或其他器件）纵向排列。对于采用强制风冷的器件，将集成电路（或其他器件）以水平长度排列：

同一块PCB器件上的低电应根据发热量的大小和热分配程度，发热量小的或耐热性差的器件（如小信号晶体管，小型集成电路，电解电容器等）上的冷却气流在入口处，发热量大或耐热性好的器件（如功率晶体管，大规模集成电路等）中下游的冷却气流。

* 在水平方向上，大功率器件应尽可能靠近PCB板的边缘布置，以缩短传热路径；在垂直方向上，大功率组件应尽可能靠近PCB板的顶部布置，以减少这些组件在工作时对其他组件温度的影响。

* 温度敏感的器件放置在温度的区域（例如器件的底部），请勿将其放在加热器件的正上方，多个器件采用水平交错的布局。

* 器件中PCB板的散热主要取决于气流，因此在设计时要研究气流路径，器件或PCB板的合理配置。气流倾向于在阻力较低的地方流动，因此在PCB板上配置器件时，请避免在区域中留出较大空间。整个机器中多个PCB板的配置也应注意相同的问题。

大量的实践经验表明，采用合理的器件布置可以有效降低印刷电路的温升，从而可以大大降低器件和器件的故障率。

以上只是PCB可靠性设计的一些一般原则。

PCB可靠性与特定电路密切相关，因此有必要在PCB设计中处理特定电路以程度地确保PCB可靠性。