

DDR3 8位 16M复位测试 CLK测试 DQS测试 DDR DDR AddressA0地址信号质量测试

产品名称	DDR3 8位 16M复位测试 CLK测试 DQS测试 DDR DDR AddressA0地址信号质量测试
公司名称	北京森森波信息技术有限公司
价格	.00/个
规格参数	
公司地址	北京市海淀区永泰庄北路1号天地邻枫2号楼A座 B101
联系电话	18601085302 18601085302

产品详情

这样的内存被称为DDR200(通过数据传输率来命名)或者称为PC1600。实际上，内部的DRAM存储单元在DDR266内存中的工作频率是133MHz，在DDR333中，存储阵列的工作频率是166MHz，DDR400中的存储阵列工作频率是200MHz，目前快的DDR SDRAM的频率(这里不包括那些超频的内存)达到了550MHz，它的内部阵列工作频率达到275MHz，这个频率已经很难再继续提高。此时，就需要一个新的内存标准可以在今后一段时间内保证内存频率和性能可以稳定的提高。

DDR2

通过上面对DDR SDRAM的讲解，DDR2的特性就很容易理解了，和DDR一样，它的内部存储阵列到I/O缓存之间通过一条宽敞的64位，100MHz总线，但是数据从缓存传输到外部控制器通过一条快速而狭窄的总线(16位，200MHz)，外部总线仍然使用双倍传输数据的策略，我们得到的数据传输率为400MHz。因此，64位模组需要同时使用4个段(banks)。这个内存模组被称为DDR2-400，它的标记方法和DDR内存相同，都是以内存的数据传输率来标识。

图为各种内存工作原理对比图

因此，以同样100MHz频率工作的DRAM存储单元，我们使用不同的内存模组宽度，得到不同的内存带宽，SDRAM是800MB/s，DDR SDRAM是1600MB/s，DDR2 SDRAM则达到了3200MB/s的数据传输率！感谢多路复用技术，内存模组通过同时使用低速的内存阵列可以达到高带宽，哈哈，这不就是我们期盼的解决之道吗。

下面会详细解析DDR2的多路复用技术，实际上就是prefetch(数据预取技术)

4-bit prefetch DDR 2提高带宽的关键技术

现在的DRAM内部都采用4个bank的结构，每个bank由存储单元(cell) 队列构成，存储单元队列通过行(row)和列(column)地址定位。让我们看看基本的内存读操作的工作流程：首先是命令和地址信息输入，经过地址解码器分解成bank(段)和Word(字)选择，Word选择就是行选择，之后是对存储单元进行再存储(Restore)和预充电(Precharge)。然后是Column(列)选择，到此为止存储单元(cell)已经被定位。存储单元的数据被输出到内部数据总线(Internal Data Bus)，通过输出电路输出数据。