

# cpld一致性测试，信号完整性测试

产品名称	cpld一致性测试，信号完整性测试
公司名称	北京淼淼波信息技术有限公司
价格	.00/个
规格参数	
公司地址	北京市海淀区永泰庄北路1号天地邻枫2号楼A座B101
联系电话	18601085302 18601085302

## 产品详情

### 一.说明DSP Builder的主要功能

定义：Altera可编程逻辑器件(PLD)中的DSP系统设计需要高级算法和HDL开发工具，中文名为DSP系统设计开发工具。

功能：支持系统、算法和硬件设计共享一个公共开发平台，从而缩短了DSP设计周期。 DSP Builder包括比特和周期精度的Simulink模块，涵盖了算法和存储功能等基本操作。使用DSP Builder模型中的MegaCore功能实现复杂功能的集成。

### 二.说明DSP Builder的设计流程

基于DSP Builder的设计流程是一个完全自顶向下的设计流程，包括从系统描述到硬件实现都可以在一个完整的设计环境中完成。其具体开发流程如图所示，整个DSP Builder的设计过程可分为以下几个步骤:

利用Simulink模块及DSP Builder模块在MATLAB/Simulink中对DSP系统进行建模，并对各模块进行相应的参数设置，同时基于Simulink平台仿真验证所搭建DSP系统的功能。利用DSP Builder工具箱中的Si

gnal Compiler模块，对所建立的模型进行编译，将Simulink模块文件(. mdl)转换成RTL级的VHDL代码描述以及用于综合、仿真、编译的tcl脚本。 在得到VHDL文件后，可以选择自动流程或手工流程进行下一步设计。如果采用自动流程，则几乎可以忽略硬件的具体实现过程，选择让DSP Builder自动调用Quartus II等EDA软件。 针对第二步生成的VHDL，进行硬件上的仿真，利用自动生成的ModelSim的tcl脚本和仿真激励文件所做的仿真为功能仿真，而当由Quartus II编译后生成的VHDL仿真激励文件和ModelSim tcl脚本进行的仿真为时序仿真。