

电源信号完整性测试，电源完整性测试

产品名称	电源信号完整性测试，电源完整性测试
公司名称	北京森森波信息技术有限公司
价格	.00/个
规格参数	
公司地址	北京市海淀区永泰庄北路1号天地邻枫2号楼A座B101
联系电话	18601085302 18601085302

产品详情

一、电源完整性是指电源波形的质量，研究的是电源分配网络(PDN)，并从系统供电网络综合考虑，消除或者减弱噪声对电源的影响。电源完整性的设计目标是把电源噪声控制在运行的范围内，为芯片提供干净稳定的电压，并使它能够维持在一个很小的容差范围内(通常为5%以内)，实时响应负载对电流的快速变化，并能够为其他信号提供低阻抗的回流路径。

二、电源噪声的主要来源：供电模块(VRM)的输出噪声、走线的直流电阻与寄生电感、同步开关噪声(SSN)、电源与地平面谐振噪声、临近电源网络耦合噪声、其他部件耦合噪声。VRM供电模块通常包括LDO和DC/DC两种。

大量的芯片引脚在进行逻辑状态切换时，会有一个大的瞬态电流流过回路，造成地平面的波动，会造成芯片的地与系统地不一致，称为地弹；造成芯片和系统的电源有差压，称为电源弹。在进行PCB叠层设计时，尽可能增大电源平面叠层之间的垂直距离，减少电源平面和地平面之间的垂直间距。下图是实际的电源/地信号的示意图。

三、电源波动的分析：电源之所以会产生波动，是因为实际的电源平面总是存在阻抗的，这样在瞬间电

流流过时，就会产生一定的电压浮动，大部分数字电路器件对电源波动的要求在正常电压的正负5%范围之内。为了保证每个芯片都能够正常供电，就需要对电源的阻抗进行控制(即降低电源平面的阻抗)。对于器件的供电系统来说，需要在一定的时间内，以恒定的电压向负载提供足够的电流。因此保证足够低的电源目标阻抗，是实现电源完整性设计的方法。电源目标阻抗 = 允许纹波电压 / 瞬时动态电流。当然，目标阻抗设计方法是目前进行电源完整性设计的有效可靠的方法。目前在电子系统内，对于电源系统整体的供电阻抗要求小于0.001欧姆。

PDN导体上的轨道塌陷或电压噪声的根本原因在于，流过PDN阻抗的芯片电流导致PDN互连上产生了电压降。

PDN的回路电感(包括：封装引脚寄生电感、扩散电感、过孔寄生电感等)是产生地弹和电源弹问题的主要原因。

考虑到电源寄生参数的影响(寄生电感、寄生电容等)，整个电源供电系统的实际模型如下图所示：